原理图PCB设计CHECKLIST

1.1芯片电源地设计

0000	王铁 ⁶⁰³⁶⁷ 王铁 ⁶⁰³⁶⁷ 王	新 ⁶³³⁷	王朝 63.63		王锐 6335
	Items	参考资料	Í	备注	
	IO 电压支持 1.8V 和 3.3V 两种配置,请确保与所连接外设电平匹配。如电平不一致,需添加电平转换器。	# 6335	王锐 6335	上班 6532	王锐 6335
	确保电源上电顺序符合芯片要求:	王锐 6335		王锐 6335	
	• VDD0P8_CORE 必须先于 VDD1P8 和所有 VDD103P3_x IO 上电。	ij 6335	王锐 6335		
	AVDD0P8_MIPI 必须先于 AVDD1P8_MIPI 上 电。	王娥 6335	王锐6335		
	• AVDD1P8_RTC 不得晚于 AVDD1P8_LDO 上电。	王锐 6335			
	其余无严格顺序要求。	剪 6335	王锐 6335		
335	所有电源域必须供电。即使未使用 ADC 和 CODEC,AVDD1P8_ADC 与 AVDD1P8_CODEC 仍需供电,对应 AVSS 接系统 GND。	王根6335 野 6335 王根6335	王锐 6335	王锐 6335	王锐 6335
335	AVDD0P8_PLL 与 VDD0P8_CORE 之间通过磁珠隔 离(100Ω@100MHz),并配合电容构成 L 型滤波网	# 6335	王锐 6335		王锐 6335
	络。635	王锐 6335			
₅ 33 ⁵	VAA_DDR 与 1.8V 之间、 AVDD0P8_MIPI 与 0.8V、 AVDD1P8_MIPI 与 1.8V 同样应通过磁珠隔离	# 6335 # 6335	王锐 6335	元號 6335	王锐 6335
	并构建滤波回路。。	±10°			

1.2 boot电路设计

$\sqrt{}$	Items 1996 1996		参考资料		备注
王锐 6335	按照芯片规范设计启动方式 BOOT1 引脚配置。	,包括 BOOT0 和	王锐 6335	王根 6335 王根 6335	主根 6335 主根 6335
	王斑 6335				王锐 6335

1.3主芯片时钟电路设计

	Itams	4	多考资料。		备注	
√ 6335	Items Etc. 6335	王帆 6335	> 与 贝 什		田/土	
	系统主晶振为 24MHz,频率(扁差不超过				
	±20ppm。	生和				
: \ 6335	- 20ppiii ₆	_{子锐} 6335	_王 锐 6335	王锐 6335		_{王锐 6335}
	若采用无源晶体, XIN 与 >	(OUT 之间应串				
	联 1MΩ 电阻(或预留焊位)。	c 35				
·新 6335		- 1		平锐 6335		平锐 633 5
	若采用有源晶体,需使用 1.8	V 供电输出,输				
	出连接至 XIN , XOUT 悬空	至。				
	RTC 晶体使用 32.768kHz,最					
	±20ppm。					
	王锐 6335	王锐 6135				

1.4DDR电路设计(只适用于K230)

√ 6355 √	Items	参考资料	备注
王锐 6335	建议 DDR SWAP 关系参考 "庐山派" 开发板设计保持一致性。	王根 6335 王根 6335	如需更改 SWAP 关系, 请将原理图提
王锐 6335	王根 6335 王根 6335	王撰 6335 王撰 6335	交嘉楠技术支 持进行审核。

1.5PMU电路设计

√ 6335	Items	参考资料	备注
	AVDD1P8_LDO 和 AVDD1P8_RTC 必须持续供电。	王號 6335	王弘 6335
	INTO 建议连接按键,并由 PMU 电源供电; INT4 需上拉至 PMU 电源。	王锐 6335	王皇 6335

1.6SENSOR电路设计

₹ √ 35	Items	参考资料	备注	
	Sensor接口连接至 SoC 的 MIPI RX。	王锐 6335	王锐	63 ³⁵
王锐 6335	Sensor 控制信号(如 I2C、RST)需与对接 IO 的电平一致。	五根 6335 五根 6335	王悦 63 ³⁵ 王锐	王禄 6335
	MIPI 差分信号(Data Lanes、Clock Lane)排布中,信号间隔应至少插入一个 GND 管脚。	王联 6335 不明 6335	王朝 6335	

1.7显示接口电路设计

√ 6335 √	Items	参考资料	备注
	显示接口连接至 SoC 的 MIPI TX。	王朝 6335	主張 6335
王凯	控制信号(如 I2C、RST)电平应与对应 IO 匹配。	28.00	£81,000
王锐 6335	MIPI 差分信号(Data Lanes、Clock Lane)排布中,信号间隔应至少插入一个 GND 管脚。	主限6335	主张 6335

1.8MMC电路设计

_工 蜕 6335	建议MMC0对接EMMC,MMC1对接SDIO,与SDK软件默认设计保持一致。注意检查MMC电平,确保和外设电平保持一致。		王联 6335
	× 0 1 1/10 1 × 0		王锐 ⁰³⁹⁷
壬锐 6335	对接EMMC时,CMD信号,DAT信号,要外接上拉电阻。阻值在10K-100K之间。DS信号需要外接下拉电阻,阻值在10K-100K之间。	王锐 6335 祖 6335 王锐	王規 6335 王規 6335
王轨 6330	对接SDIO时,CMD信号,DAT信号需要外接上拉电 阻。阻值在10K-100K之间。		535 主联 6335

1.9USB2.0电路设计

±√335	Items			参考资料	备注	
-------	-------	--	--	------	----	--

USB2.0 信号上要有 ESD 保护措施,ESD 器件的寄生	
电容要求小于 1pF,ESD 器件靠近 USB 接口放置。	

1.10模拟音频电路设计

$\sqrt{}$	Items	参考资料	王锐 6335	备注 ************************************	
	MICBIAS电压由模拟MIC供电电压决定,通过转置。	欠件配	王锐 6335		
親 6335	MICBIAS需要靠近管脚放置一个4.7UF,一个1 的对地电容。	00NF	主班 6335 主班 6335	王城 6335	王锐 6335
_锐 6335	MICPR,MICNR,MICPL,MICNL接模拟MIC等需要加100NF隔直电容。	俞入 ,	王県 6335 王県 6335	王皇 6335	王锐 6335
就 6335	HPOUTL,HPOUTR可以接音频功放输出也可机输出,需要加100NF隔直电容。	以接耳	主联 ⁶³³⁵ 主联 ⁶³³⁵	王锐 6335	王锐 6335
	CODEC_VCM引脚需要放置一个4.7UF,一个10的对地电容。	OONF	王朝 6335		
3 6335	- T	- SER 6335			-c#1 6335

1.11数字音频设计

$\sqrt{}$	Items	参考资	5料		备注 [1886]	
	SOC对接PDM MIC时,	王 锐 6335		王锐 6335		王锐 6335
	 PDM_CLK接数字MIC的CLK。 					
	• 对应数字MIC的DATA。	王锐 6335		王锐 63 ³⁵		
	• 一路PDM_IN同时对接左右声道2个数字MIC 的DATA信号。					
₂ 6335	PDM接口的电平幅度要和数字MIC 的电平幅度保持一	王锐 6335		王锐 6335		王锐 6335
	致。					
	SOC对接I2S MIC时,	王锐 6335		王锐 6335		
	• I2S_CLK对接数字MIC的CLK。					
	 I2S_WS对接数字MIC的WS信号,I2S_DIN对接 I2SMIC的DATA信号。 	王锐 6335		王锐 633 5		
	一路I2S_DIN同时对接左右声道的2个数字MIC的DATA信号。	-05				

I2S接口的电平幅度要和数	文字MIC 的电平幅度保持	寺一
致。		

1.12FLASH电路设计

√ 6333 √	Items	参考资料	王锐 63-3	备注	
	SOC对接SPI FLASH时,QSPI_CS对接FLASH片选信号,QSPI_CLK对接FLASH时钟信号。其他IO信号按顺序对齐。	王根 6335 王根 6335	王锐 6335	王服 ⁰³³⁵ 王服 ⁶³³⁵	王锐 6335
E锐 6335	SPI FLASH的IO电平要和对接的QSPI接口电平保持一致。	其版 6335	王锐 6335		王锐 6335
	FLASH所有IO需要上拉,推荐上拉电阻阻值为 4.7kΩ。	五號 6335	王锐 6335	F. 10 p. 12	

2.1SOC供电PCB设计

$\sqrt{}$	Items 256 256 256 256 256 256 256 256 256 256	参考资料	备注 臺灣 高級
	如果原理图中VDD0P8_CORE、VDD0P8_CPU、 VDD0P8_KPU、VDD0P8_DDR_CORE这几路电源合 并供电,滤波电容摆放,参考庐山派。	王根 6335 王根 6335 王根 6335	五版 6335 王版 6335
	VDD1P1_DDR_IO滤波电容摆放,SOC侧,DDR颗粒侧,请参考庐山派。	王樹 6335	王城 6335
税 6335	如果原理图中VDD1P8、AVDD1P8_USB、AVDD1P8_RTC、AVDD1P8_LDO 1.8V、1.8VIO这几路电源合并供电,滤波电容摆放,参考庐山派。	王根 6335 王根 6335 王根 6335	王県 6335 王県 6335 王県 6335
	如果原理图中AVDD3P3_USB和3.3VIO合并供电,滤 波电容摆放,参考庐山派。	王银 6335	王程 6335

2.2晶体电路PCB设计

√	Items	参考资料	备注 宝宝 535
王锐 6335		王锐 6335	5 王锐 6335

晶体的 Xin、Xout、RTC_XIN、RTC_XOUT 信号走线 全程做包地处理,并保证这些信号有完整的参考平 而。

2.3DDR部分PCB设计(仅适用于K230)

$\sqrt{}$	Items	参考资料	备注 3/8/6335
王锐 6335	DDR部分PCB设计,包括供电、线宽、 度、包地、滤波电容放置、匹配方式。 庐山派设计,		如果自行设计DDR部分 PCB,请将PCB提交嘉 楠技术支持进行审核。

2.4EMMC部分PCB设计

$\sqrt{}$	Items	参考资料	备注 ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴿ ﴾ ﴾ ﴾ ﴿ ﴿ ﴿ اللَّهُ اللَّالِي اللَّهُ الللَّهُ اللَّهُ الللَّهُ اللَّهُ اللَّاللَّاللَّاللَّا اللَّالَّاللَّالل
王锐 6335	信号以GND为参考平面,并保持信号参考平面完整。	主教 6335 主教 633	
王锐 6335	EMMC_DATA[0:7]、EMMC_CMD、EMMC_DS 走线 长度不大于2INCH.。	王联 6335 王联 6335	
王锐 6335	EMMC_DATA[0:7]、EMMC_CMD、EMMC_DS的线长以EMMC_CLK的线长为基准,误差控制在±50mil以内。	王联 6335 王联 6335	

2.5USB2.0PCB设计

€ \$ √335	Items 38 035		参考资料	王锐 6335	备注	
	差分信号组内走线长度偏差 阻抗控制在 90Ω。	控制在±5mil 以内,差分	王联 6335 王联 6335	王锐 63 ³⁵		
	差分信号必须以 GND 为参和的完整。	考平面,并保持信号参考	王朝 6335			
報 6335	USB2.0 接口外接插座时, 于 5inch。	差分信号线走线长度不大	王昭 6335	王帆 63.6	王锐 6335	王朝 0325
就 6335	USB2.0 走线信号换层过孔 孔做伴随GND,以获取更好		王 版 6335	王锐 6335	王锐 6335	王锐 6335
	王联 6335		王蜕 6335	王锐 6335		

避免邻近其他信号,	并保证与其他信号的间距大于
20mil.。	

2.6MIPI RX PCB设计

		年 版 00	
6335	Items _{主規 6335}	参考资料	备注
	差分信号以 GND 为参考平面,并保持参考平面完整。	王根 G335	王银 6335
# 6335	差分信号线走线长度不超过 3inch。	- 14 6335 - 14 6335	
	MIPIO 的数据信号、MIPI1、MIPI2 的时钟和数据信号 线长均以 MIPIO 的时钟信号线长为基准,偏差控制在 ±50mil 以内。	T std 6335	製 63 ³⁵ 主報 63 ³⁵ 工程 633 ⁵
競 6335	差分信号组内走线长度偏差控制在±10mil 以内,差 分阻抗控制在 100Ω。	3 th 6335	ER 0335

2.7MIPI TX PCB设计

王朝 6335	Items	参考资料	王朝 63章		
	差分信号以 GND 为参考平面,并保持参考平面完	王锐 6335		王锐 6335	
王钒 630	整。	王凯 6325	王钒 63-		王锐 635
	差分信号线走线长度不超过 3inch。	王锐 6335			
王锐 6335	MIPIO 的数据信号、MIPI1、MIPI2 的时钟和数据信号	王统 6335	王锐 6335		王锐 6335
	线长均以 MIPIO 的	王锐 6335			
	时钟信号线长为基准,偏差控制在±50mil 以内。	玉號 63 ³⁵	王锐 6335		
	差分信号组内走线长度偏差控制在±10mil 以内,差	元载 6335			
- Cali 6335	分阻抗控制在 100Ω。		- San 6335	22.44	- Call 6335

2.8模拟音频PCB设计

√	Items	王帆 6335	参考资料	备注 () () ()
王锐 6335		玉锐 63	335 王锐 633	五 五 五 五 5

	模拟音频输入输出信号、MICBIAS 信号以 GND 为参考平面,并保证参考平面完整。	說 6335		王锐 6335
	模拟音频输入输出信号、MICBIAS 信号要求全程包地处理,并且相邻信号之间的GND 过孔均匀放置。			王就 6335

2.9 TF卡信号PCB设计

√ 6335	Items	参考资料	备注
	信号以GND为参考平面,并保持信号参考平面完整。	- HA 6335	±100
	TF卡DATA[0:3]、CMD 的线长以 CLK 的线长为基准,偏差控制在±50mil。	3 th 6335	王供 635
	走线长度不超过4INCH。	王锐 6335	主限 6335

2.10 FLASH信号PCB设计

$\sqrt{}$	Items gw 6335	参考资料	备注 宝家 63-5
王锐 6335	信号以GND为参考平面,并保持信号参考平面完整。	·	
王锐 6335	FLASH DATA、CS 的线长以 CLK 的线长为基准,偏差控制在±50mil。	董俊 6335 王撰 6335	
	走线长度不超过3INCH。	王锐 6335	